

オフチップスタブを用いたLSIにおける電源ノイズ低減

Power Supply Noise Reduction on LSIs using Off-chip Stubs

名倉 徹 大池 祐輔 池田 誠 浅田 邦博
Toru Nakura Yusuke Oike Makoto Ikeda Kunihiro Asada

東京大学工学系研究科 東京大学大規模集積システム設計教育研究センター
Faculty of Engineering, University of Tokyo VLSI Design and Education Center, University of Tokyo (VDEC)

1 はじめに

LSIの高速化・集積化によって電源ノイズが大きくなるとともに、低電圧化によってノイズマージンの低下を招き、電源ノイズがLSI回路の誤動作の原因となって信頼性を低下させている。特にトランジスタのスイッチングとパッケージなどの寄生インダクタンスが原因となる di/dt ノイズが深刻な問題となっている。

$\lambda/4$ 長のスタブは理想的には入力インピーダンスがゼロとなり、スタブをLSIの電源線に接続することでその周波数成分の電源ノイズを抑えることが可能であり、デカップリング容量よりも有効になり得ることをこれまで理論的に示した[1][2]。本発表では、スタブの効果を実験的に検証したので[3]、報告する。

2 測定系

測定系の写真を図1に示す。内部回路は7段のPRBS(Pseudo Random Bit Stream)生成回路の各DFF出力にインバータ列が連なっている構造となっている。内部にはVCOを内蔵し、動作周波数を容易に変化させることができる。DC電圧供給では、Cuボード上に“島”を形成し、チップ容量で安定化している。高速信号はパッケージピンに直接50 Ω の伝送線を当て、高速測定を可能にしている。内部用電源として、 vdd の安定な島を用意し、ワイヤで繋がれた $vddn$ の島とチップの電源ピンが接続されている。 $vddn$ の島には6.52cm/4.17cmの1.15GHz/1.80GHz用のスタブが接続されており、また、50 Ω の伝送線によって、電源変動が測定可能である。等価回路を図2に示す。

3 測定結果

内部回路のスイッチングによって起こる di/dt とワイヤの寄生インダクタンス L_{wire} によって、 $vddn$ には電源ノイズが発生する。この電源ノイズの大きさを、スタブを接続する場合としない場合と比較した結果を図3に示す。(a)は電源ノイズの動作周波数成分を示し、(b)は動作周波数以外の成分を含めたノイズの大きさを示す。

4 まとめ

$\lambda/4$ スタブがバンドパスフィルタとして働き、電源ノイズ低減が可能であることを実験的に示した。

参考文献

- [1] T. Nakura *et al.*, "Preliminary Experiments for Power Supply Noise Reduction using Stubs," *IEEE Asia-Pacific Conference on ASIC (AP-ASIC)*, to be published, Aug. 2004.
- [2] 名倉 徹, 他, "スタブを用いた電源安定化手法," 電子情報通信学会デザインガイア, p.217-222, 2003年11月
- [3] T. Nakura *et al.*, "Theoretical Study of Stubs for Power Line Noise Reduction," *IEEE Custom Integrated Circuit Conf. (CICC)*, 31-4, pp.715-718, Sept. 2003.

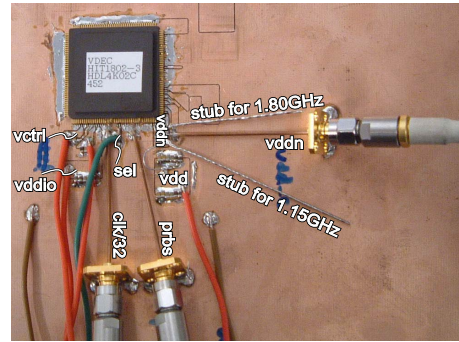


図1. 測定系とスタブ.

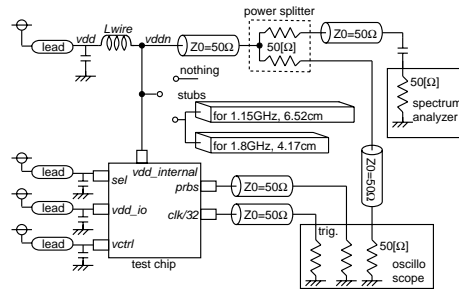


図2. 測定系とスタブの等価回路.

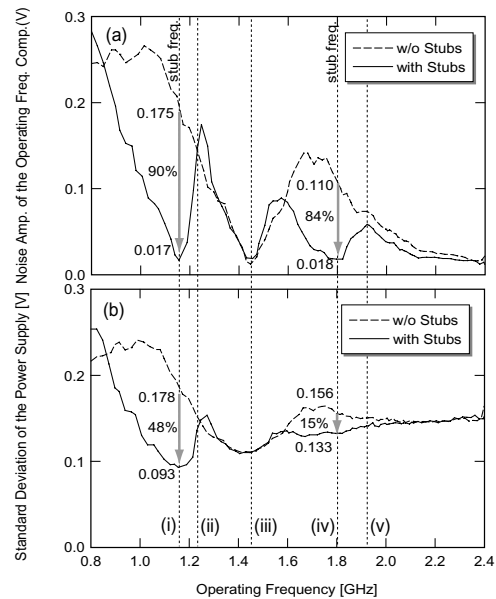


図3. 電源ノイズの動作周波数依存性。(a) ノイズの動作周波数成分。(b) トータルの電源ノイズの大きさ.